

KOREAN PATENT ABSTRACTS (KR)

Document Code: A

(11) Publication No.: **1999-3712**

(43) Publication Date: 19990115

(21) Application No.: 1997-27642

(22) Application Date: 19970626

(51) IPC Code: G02F 1/136

(71) Applicant(s): HYUNDAI ELECTRONICS INDUSTRIAL INC.

(72) Inventor(s): Jeong Mok CHEON

Deuk Soo LEE

Bong Ryeol Yoo

(54) Title of Invention:

**LIQUID CRYSTAL DISPLAY DEVICE WITH SUPER HIGH APERTURE RATION
AND METHOD OF MANUFACTURING THEREOF**

(57) ABSTRACT

The present invention relates to a liquid crystal display device with super high aperture ratio and a method for manufacturing thereof that forms a storage capacitor in a parallel structure using two layer of ITO, thereby increasing capacitance and enhancing aperture ratio.

A liquid crystal display device including a storage capacitor having first and second capacitor comprises transparent insulating substrate; gate lines and data lines crossed with each other on the insulating substrate; thin film transistors disposed at the intersections of the gate lines and the data lines and connected to the storage capacitor; a lower metal electrode arranged parallel in pixel area defined by the gate lines and the data lines; a upper metal electrode connected to the lower metal electrode via first contact above the lower metal electrode; first transparent electrode spaced apart from the data lines and the gate lines by a desired distance on the pixel area excluding the upper metal electrode; and second transparent electrode overlapped with the data lines and gate lines on the first transparent electrode, connected to the first transparent electrode via second contact, and simultaneously connected to the thin film transistor via third contact.

Document Code: B1

(11) Publication No.1020000265573

(44) Publication.Date. 20000615

(21) Application No.1019970027423

(22) Application Date, 19970625

(51) IPC Code:

G02F 1/1343

(71) Applicant:

HYNIX SEMICONDUCTOR INC.

(72) Inventor:

JUN, JEONG MOK

LEE, DEUK SU

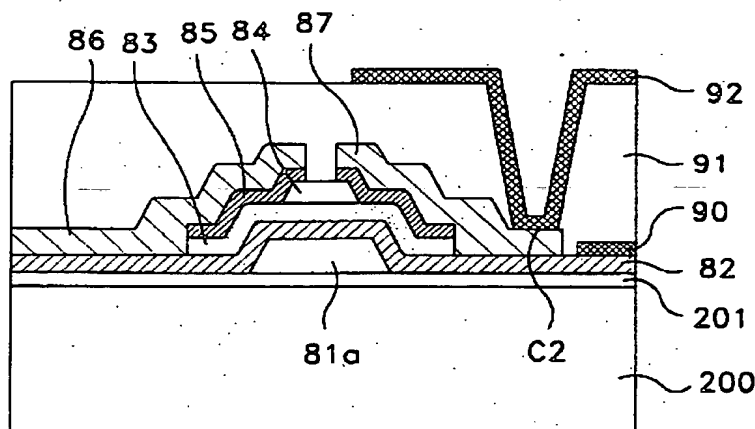
YOO, BONG RYEOL

(30) Priority:

(54) Title of Invention

LIQUID CRYSTAL DISPLAY DEVICE HAVING SUPER APERTURE RATE AND MANUFACTURING METHOD THEREOF

(b7) Abstract:



PURPOSE: A liquid crystal device having a super aperture rate and a method for manufacturing the same are to increase the capacity of a storage capacitor, as well as achieving a super aperture rate.

CONSTITUTION: An insulating film(201) is formed on an insulating substrate(200), and a gate electrode(81a) is formed on the insulating film and is extended from a gate line. A gate insulating film(82) is formed on an insulating film (202) with the gate electrode formed thereon. A semiconductor layer(83) made of amorphous silicon is formed on the gate insulating film corresponding to the gate electrode, and an etch stopper (84) is stopper on the

semiconductor layer corresponding to the gate electrode. A source electrode(86) and a drain electrode(87) are formed on the semiconductor layer and the gate insulating film to expose an upper surface of the etch stopper. An ohmic layer(85) is formed between the semiconductor layer and the source/drain electrodes. The first transparent electrode(90) is formed on the gate insulating film.

COPYRIGHT 2001 KIPO

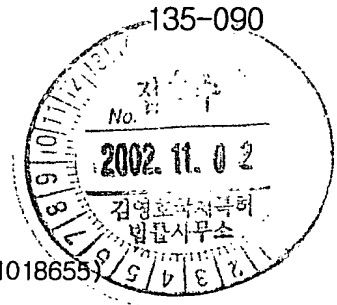
if display of image is failed, press (F5)

출력 일자: 2002/11/1

발송번호 : 9-5-2002-039249320
발송일자 : 2002. 10. 31
제출기일 : 2002. 12. 31

수신 : 서울 강남구 삼성동 153-29 감령빌딩 3층(
김영호국제특허법률사무소)
김영호 귀하

특허청 의견제출통지서



출원인 명칭 엘지.필립스 엘시디 주식회사 (출원인코드: 119981018655)
주소 서울 영등포구 여의도동 20번지
대리인 성명 김영호
주소 서울 강남구 삼성동 153-29 감령빌딩 3층(김영호국제특허법률사무소)
출원번호 10-2000-0085273
발명의 명칭 액정표시소자 및 그 제조방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서 또는/및 보정서를 제출하여 주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

[이유]

이 출원의 특허청구범위 제1-5항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조 제2항의 규정에 의하여 특허를 받을 수 없습니다.

[아래]

1. 본원 발명의 특허청구범위 제1항내지 제5항은 게이트라인과 중첩되는 스토리지전극을 가지는 액정 표시소자에 있어서, 상기 게이트라인과 스토리지전극 사이에 형성되며 500~2500Å의 두께를 가지는 절연막을 구비하는 것을 특징으로 하는 액정 표시소자와 게이트라인 형성 단계, 제1절연막 증착 단계, 스토리지전극형성 단계, 제2절연막 형성 단계를 포함하는 액정 표시소자의 제조방법에 대하여 청구하고 있으나, 이는 한국공개특허공보 1999-3712호(1999.01.15 이하 인용발명1이라 함)의 스토리지캐패시터의 축적용량을 증가시키고, 개구율의 향상을 위하여 하부 스토리지전극을 덮는 제1절연막, 제1절연막에 형성되는 상부 스토리지전극, 상부 스토리지전극을 덮는 제2절연막을 형성하는 액정 표시소자 및 그의 제조방법에 관한 기술 내용과 한국등록특허공보 10-0265573호(2000.09.15 이하 인용발명2라 함)의 개구율의 향상을 위해 스토리지전극을 포함한 기판상에 형성된 제1절연막, 제1절연막상에 데이터라인과 일정 간격을 두고 형성된 스토리지 캐패시터의 상부 전극과 기판 저면에 걸친 제2절연막, 상기 제2절연막사이에 형성된 화소전극을 가지는 것을 특징으로 하는 액정 표시소자 및 그의 제조방법에 관한 기술 내용을 본원의 발명과 비교해 볼 때 목적과 구조 및 효과가 유사하므로 본원의 발명은 상기 인용발명1,2로부터 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 발명할 수 있는 것입니다.

[첨부]

첨부 1 한국공개특허공보 1999-3712호(1999.01.15) 1부
첨부2 한국등록특허공보 10-0265573호(2000.09.15) 1부 끝.

출력 일자: 2002/11/1

2002. 10. 31

특허청

심사4국

영상기기 심사담당관실

심사관 임동재



심사관 조용환



<<안내>>

문의사항이 있으시면 ☎ 042)481-5759 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁸ G02F 1/136	(11) 공개번호 (43) 공개일자	특1999-003712 1999년01월15일
(21) 출원번호 (22) 출원일자 (71) 출원인 (72) 발명자 (74) 대리인	특1997-027642 1997년06월26일 현대전자산업 주식회사 김영환 경기도 이천시 부발읍 아미리 산 136-1 전정목 서울특별시 광진구 구의동 204동 45호 부광빌라 가동 201호 이득수 경기도 수원시 권선구 권선동 신동아 대원아파트 504동 803호 유봉렬 강원도 원주시 우산동 100번지 17호 33동 3반 최홍순	

심사청구 : 있음

(54) 초고개구를 역정 표시 소자 및 그의 제조방법

요약

본 발명은 2층의 ITO를 이용하여 스토리지 캐패시터를 병렬구조로 형성함으로써, 축적용량을 증가시키고 개구율을 향상시킬 수 있는, 초고개구를 역정 표시소자 및 그의 제조방법에 관한 것이다.

제1 및 제2캐패시터를 갖는 스토리지 캐패시터를 구비한 역정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 크로스되어 형성되는 게이트 라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부분에 형성되고, 상기 스토리지 캐패시터에 연결된 박막 트랜지스터와; 상기 게이트 라인 및 데이터 라인에 의해 형성된 화소영역에, 상기 게이트 라인과 나란하게 배열된 하부 금속전극과; 상기 하부 금속전극상부에, 제1콘택을 통해 상기 하부 금속과 접촉되는 상부 금속전극과; 상기 상부 금속전극을 제외한 상기 화소영역에 상기 데이터 라인 및 게이트 라인과 일정한 간격을 두고 형성된 제1투명전극과; 상기 제1투명전극상부에 상기 데이터 라인 및 게이트 라인과 오버랩되도록 형성되며, 제2 콘택을 통해 상기 제1투명전극과 접촉될과 동시에 상기 박막 트랜지스터와 제3콘택을 통해 접촉되는 제2투명전극을 포함한다.

도표도

도4

명세서

도면의 간단한 설명

- 도 1은 종래의 TFT-LCD 의 평면구조도,
- 도 2는 도 1의 1A-1A' 선에 따른 TFT-LCD 의 단면 구조도,
- 도 3은 도 1의 1B-1B' 선에 따른 TFT-LCD 의 단면 구조도,
- 도 4는 본 발명의 실시예에 따른 2층 ITO 구조를 갖는 초고개구를 역정표시 소자의 평면 구조도,
- 도 5는 도 4의 4A-4A' 선에 따른 역정표시소자의 단면 구조도,
- 도 6은 도 4의 4B-4B' 선에 따른 역정표시소자의 단면 구조도,

* 도면의 주요 부분에 대한 부호의 설명

- 200 : 절연기판
- 100 : 스토리지 캐패시터
- 60 : 게이트 라인
- 70 : 데이터 라인
- 80 : 박막 트랜지스터
- 91 : ITO 전극(상부전극)
- 92 : 저유전상수의 유전체막
- 93 : ITO 전극(화소전극)
- 81a : 게이트 전극
- 81b : 스토리지 캐패시터의 하부전극

82 : 게이트 절연막 83 : 반도체층
84 : 소오스 전극 85 : 드레인 전극
87 : 스토리지 캐패시터의 상부전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판표시소자중 하나인 TFT-LCD(Thin Film Transistor-Liquid Crystal Display)에 관한 것으로서, 보다 구체적으로는 2층의 ITO를 이용하여 스토리지 캐패시터를 병렬구조로 형성함으로써, 축적용량을 증대시키고 개구율을 향상시킬 수 있는 초고개구율 액정표시소자 및 그의 제조방법에 관한 것이다.

TFT-LCD에 있어서, 용량이 증가함에 따라 배터리의 효율이 점점 둔화되고 있는데, 이러한 배터리 효율의 저하를 해결하기 위한 하나의 방법으로 액정패널의 투과도를 향상시키는 방법이 있다.

액정패널의 투과도를 향상시키는 방법으로는, 크게 액정패널의 개구율을 향상시키는 방법, 고투과 편광판의 개발 및 고투과 칼라필터의 사용등이 있다. 이러한 방법중 액정패널의 개구율을 향상시키는 방법이 최근 활발히 연구되고 있다.

도 1은 종래의 TFT-LCD의 평면구조를 도시한 것이다.

도 1을 참조하여, 종래의 액정표시소자의 평면구조를 살펴보면, 유리기판과 같은 투명한 절연기판(1)상에 게이트라인(10)과 데이터 라인(20)이 크로스되어 형성되고, 게이트 라인(10)과 데이터 라인(20)이 교차하는부분에 상기 게이트 라인(10) 및 데이터 라인(20)이 연결된 박막 트랜지스터(30)가 배열된다.

그리고, 게이트 라인(10)과 데이터 라인(20)에 의해 형성된 공간에 상기 게이트 라인(10) 및 데이터 라인(20)과 일정한 간격을 두고 화소전극(40)이 상기 박막 트랜지스터(30)에 연결되어 배열되며, 스토리지 캐패시터(50)의 하부전극인 스토리지 전극(31b)이 상기 게이트 라인(10)과 나란하게 배열된 평면구조를 갖는다.

도 2는 도 1의 1A-1A'에 따른 단면구조도를 도시한 것으로서, 액정표시소자중 박막 트랜지스터(30) 영역의 단면도를 도시한 것이다.

도 2를 참조하여 박막 트랜지스터(30)의 단면 구조를 살펴보면, 상기 절연기판(1)상에 절연막(2)이 형성되고, 그위에는 게이트 라인(10)으로 부터 연장 형성된 게이트전극(31a)이 형성되며, 게이트(31a)이 형성된 절연막(2)상에는 게이트 절연막(32)이 형성된다.

또한, 상기 게이트전극(31a)에 대응하는 게이트 절연막(32)상에는 비정질 실리콘으로 된 반도체층(33)이 형성되고, 상기 게이트(31a)에 대응하는 반도체층(33)상에는 에치스톱퍼(34)가 형성되며, 상기 에치스톱퍼(34)의 상면이 노출되도록 소오스/드레인 전극(36,37)이 형성되며, 소오스/드레인 전극(36,37)과 반도체층(34)간에는 불순물이 도핑된 비정질 실리콘등으로 된 오믹층(35)이 형성된 구조를 갖는다.

도 3은 도 1의 1B-1B'선에 따른 단면구조를 도시한 것으로서, 스토리지 캐패시터(50)영역의 단면 구조를 도시한 것이다.

도 3을 참조하면, 스토리지 캐패시터(50)는 상기 절연기판(1)상에 절연막(2)이 형성되고, 그위에는 게이트 전극(31a)과 동일한 물질로 된 하부전극인 스토리지 전극(31b)이 형성되며, 상기 스토리지전극(31b)을 포함한 상기 절연막(2)상에 스토리지 캐패시터의 유전체막으로 작용하는 게이트 절연막(32)이 형성되고, 유전체막인 게이트 절연막(32)상에는 상부 전극으로 작용하는 화소전극(40)이 형성된 구조를 갖는다.

발명이 이루고자하는 기술적 과제

도 1 내지 도 3에 도시된 바와같은 종래의 액정표시소자는 화소전극(40)이 신호선인 데이터 라인(20)과 일정한 거리, 수 μm 정도의 거리를 두고 분리시켜 형성하였는데, 이는 점선으로 표시한 바와같이 화소전극(40)과 데이터 라인(20)이 오버랩되어 형성되는 경우에는 화소전극(40)과 데이터 라인(20)간에 기생용량이 존재하여 수직 크로스 토크(cross-talk)가 발생되기 때문이다.

화소전극(40)과 데이터 라인(20)의 오버랩시 발생된 크로스 토크는 플리커(flicker) 현상을 야기시켜 소자의 화질이 저하시키는 문제점이 있었다.

크로스 토크의 발생없이 화소전극(40)과 데이터 라인(20)을 오버랩시켜 개구율을 향상시키기 위한 방법으로, 스토리지 캐패시터(50)의 상부 전극인 화소전극(40)과 하부전극(31b)사이에 형성된 게이트 절연막(32)으로 저유전상수를 갖는 유전체막을 사용하는 방법이 제시되었다.

상기의 저유전상수를 갖는 유전체막을 사용하는 방법은, 화소전극(40)이 데이터라인(20)과 오버랩시켜 형성하는 것이 가능하기 때문에 83% 이상의 초고개구율을 얻을 수 있는 있었다.

그러나, 상기의 방법은 초고개구율을 얻기 위하여 유전체막으로 저유전상수를 갖는 물질을 사용하기 때문에 스토리지 캐패시터의 용량을 저하시키는 문제점이 있었다.

본 발명은 상기한 문제점을 해결하기 위한 것으로, 2층의 ITO구조를 이용하여 스토리지 캐패시터를 병렬구조로 형성함으로써, 축적용량을 증대시키고 초고개구율을 얻을 수 있는 초고개구율 액정표시소자 및

그의 제조 방법을 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 제1 및 제2캐패시터를 갖는 스토리

지 캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 크로스되어 형성되는 게이트라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부분에 형성되고, 상기 스토리지 캐패시터에 연결된 박막 트랜지스터와; 상기 게이트 라인 및 데이터 라인에 의해 형성된 화소영역에, 상기 게이트 라인과 나란하게 배열된 하부 금속전극과; 상기 하부금속전극을 제외한 상기 화소영역에 상기 데이터 라인 및 게이트 라인과의 일정한 간격을 두고 형성된 제1투명전극과; 상기 제1투명전극상부에 상기 데이터 라인 및 게이트 라인과의 오버랩되도록 형성되며, 제2콘택을 통해 상기 제1투명전극과 접촉됨과 동시에 상기 박막 트랜지스터와 제3콘택을 통해 접촉되는 제2투명전극을 포함하는 초고개구를 액정표시소자를 제공하는 것을 특징으로 한다.

본 발명의 실시예에 따른 초고개구를 액정표시소자에 있어서, 상기 제1투명전극과 상기 제2투명전극과 모두 170Å으로 이루어져서, 상기 제1투명전극은 스토리지 캐패시터중 상기 제1캐패시터의 하부전극으로, 상기 제2투명전극은 화소전극 및 상기 제1캐패시터의 상부 전극으로 작용한다.

본 발명의 실시예에 따른 초고개구를 액정표시소자에 있어서, 상기 하부 금속전극과 상부 금속전극은 상기 스토리지 캐패시터중 제2캐패시터의 하부전극 및 상부전극으로 각각 적용하며, 상기 하부 금속전극은 게이트 라인과 동일한 물질로 이루어지고, 상기 상부 금속전극은 데이터 라인과 동일한 물질로 이루어진다.

스토리지 캐패시터로 제1캐패시터 및 제2캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 형성된 게이트전극과; 상기 절연기판상에 상기 게이트전극과 떨어져 형성된 하부 금속전극과; 상기 게이트 전극 및 하부 금속전극을 포함하는 상기 절연기판상에 형성된 제1절연막과; 상기 게이트 전극에 대응하는 제1절연막상에 형성된 반도체층과; 상기 게이트 전극의 상면이 노출되도록 상기 반도체층 및 게이트 절연막상부에 걸쳐 형성된 소스/드레인 전극과; 상기 하부 금속전극에 대응하는 제1절연막상에 형성된 상부 금속전극과; 상기 드레인 전극과 상부 금속전극사이에 이들과 떨어져 상기 제1절연막상에 형성된 제1투명전극과; 기판 전면에 걸쳐 형성되고, 상기 드레인전극 및 상부 금속전극상부에 각각 제1 및 제2콘택을 구비한 제2절연막과; 상기 제1콘택을 통해 상기 드레인 전극에 접촉됨과 동시에 상기 제2콘택을 통해 상기 상부 금속전극과 접촉되는, 상기 제2절연막상에 형성된 제2투명전극을 포함하는 초고개구를 액정표시소자를 제공하는 것을 특징으로 한다.

본 발명의 실시예에 따른 초고개구를 액정표시소자에 있어서, 상기 제2절연막은 유전상수가 2.5이하 3.6인 저유전상수를 갖는 감광성 보호막으로서, 1-3 μ m의 두께를 갖는다.

또한, 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트 라인과, 게이트 라인과 나란하게 배열된, 제1및 제2캐패시터로 구성된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 형성된 하부 금속전극과; 상기 하부 금속전극상부에 제1콘택을 구비하고, 상기 하부 금속전극을 포함하는 절연기판상에 형성된 제1절연막과; 상기 제1콘택을 통해 상기 하부 금속전극과 접촉되도록 상기 제1절연막상에 형성된 제1투명전극과; 상기 하부 금속전극에 대응하는 상기 제1절연막상에 형성된 상부 금속전극과; 상기 상부 금속전극상부에 제2콘택을 구비하고, 상기 제1투명전극과 상부 금속전극을 포함하는 제2절연막상에 형성된 제2투명전극과; 상기 제2콘택을 통해 상기 상부 금속전극과 접촉되도록 상기 제2절연막상에 제2투명전극을 포함하는 것을 초고개구를 액정표시소자를 제공하는 것을 특징으로 한다.

또한, 본 발명의 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트 라인과, 상기 데이터 라인 및 게이트 라인이 교차하는 부분에 배열된 박막 트랜지스터와, 상기 게이트 라인 및 데이터 라인에 의해 형성된 화소영역에 형성된 화소전극과, 상기 화소전극에 연결된 제1캐패시터와 상기 박막 트랜지스터에 연결된 제2캐패시터로 구성된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 게이트라인, 박막 트랜지스터의 게이트 전극과 제1캐패시터의 하부전극을 형성하는 공정과; 기판 전면에 걸쳐 제1절연막을 형성하는 공정과; 상기 게이트전극에 대응하는 제1절연막상에 상기 박막 트랜지스터의 반도체층을 형성하는 공정과; 상기 게이트 라인 및 데이터 라인과의 오버랩되지 않도록 제1콘택을 통해 제2캐패시터의 하부전극과 접촉되는 제1캐패시터의 상부전극을 형성하는 공정과; 기판 전면에 걸쳐 제2절연막을 형성하는 공정과; 상기 제2캐패시터의 상부전극 상부 및 드레인전극 상부의 제2절연막을 식각하여 제2콘택 및 제3콘택을 형성하는 공정과; 상기 제3콘택을 통해 상기 드레인전극과 접촉됨과 동시에 상기 제2콘택을 통해 제2캐패시터의 상부전극과 연결되며, 상기 데이터 라인 및 가이드 라인과의 오버랩되도록 상기 화소영역에 해당하는 제2절연막상에 화소전극을 형성하는 공정을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법을 제공하는 것을 특징으로 한다.

[실시예]

이하 본 발명의 실시예를 첨부도면에 의거하여 상세히 설명하면 다음과 같다.

도 4는 본 발명의 실시예에 따른 초고개를 액정표시소자의 단면도를 도시한 것이다.

도 4를 참조하여 본 발명의 초고개를 액정표시소자의 평면구조를 살펴보면, 유리기판과 같은 투명한 절연기판(200)상에 게이트라인(60)과 데이터 라인(70)이 크로스 되어 길게 연장 형성되고, 이들이 크로스 되는 부분에 상기 게이트 라인(60) 및 데이터 라인(70)이 연결된 박막 트랜지스터(80)가 배열된다.

그리고, 게이트 라인(60)과 데이터 라인(70)에 의해 형성된 화소영역에 스토리지캐패시터(100)로서 제1캐패시터(SC1)와 제2캐패시터(SC2)가 병렬로 형성된다.

스토리지 캐패시터(100)중 제2캐패시터(SC2)의 스토리지 전극으로 작용하는 하부 금속전극(81b)이 상기

게이트 라인(60)과 나란하게 기판(200)상에 형성된다.

상기 게이트 라인(60)과 데이터 라인(70)에 의해 형성된 화소영역중 상기 제2캐패시터(SC2) 영역을 제외한 기판(200)상에 상기 데이터 라인(70) 및 게이트 라인(60)과 오버랩되지 않도록 제1투명전극(91)이 형성된다.

상기 제1투명전극(91)은 제1콘택(C1)을 통해 스토리지 전극으로 작용하는 하부 금속전극(81b)과 접촉되어, 스토리지 캐패시터(100)중 제1캐패시터(SC1)의 하부전극으로 작용한다.

상기 제1투명전극(91)이 형성되지 않은 제2캐패시터(SC2) 영역에는, 제2캐패시터(SC2)의 상부전극으로 작용하는 상부 금속전극(87)이 상기 하부 금속전극(81b)상부에 형성된다.

그리고, 게이트 라인(60)과 데이터 라인(70)에 의해 형성된 화소영역에 상기 데이터 라인(70) 및 게이트 라인(60)과 오버랩되도록 제1투명전극(91)상에 제2투명전극(93)이 형성된다.

이때, 제2투명전극(93)은 상기 제1캐패시터(SC1)의 상부 전극으로 작용함과 동시에 화소전극으로 작용하고, 또한 제3콘택(C3)을 통해 박막 트랜지스터(80)의 드레인 전극(85)과 접촉됨과 동시에 제2콘택(C2)을 통해 제2캐패시터(SC2)의 상부 금속전극(87)과 접촉되어진다.

도 5는 도 4의 4A-4A'에 따른 액정표시소자의 단면구조를 도시한 것으로서, 스토리지 캐패시터(100) 영역의 단면도를 도시한 것이다. 도 5를 참조하면, 본 발명의 실시예에 따른 스토리지 캐패시터(100)는 2개의 캐패시터(SC1, SC2)가 병렬로 연결된 구조를 갖는다.

2개의 캐패시터(SC1, SC2)가 병렬로 연결된 스토리지 캐패시터(100)의 단면

구조를 살펴보면, 유리기판과 같은 투명한 절연기판(200)상에 하부 금속전극(81b)이 형성된다. 이 하부 금속전극(81b)은 상기 게이트 라인(60)과 동일한 물질로 이루어져 제2캐패시터(SC2)의 스토리지 전극인 하부전극으로 작용한다.

제2캐패시터의 하부 금속전극(81b)을 포함한 절연기판(200)상에 제1콘택(C1)을 구비한 게이트 절연막(82)이 형성되고, 상기 콘택(C1)을 통해 상기 제2캐패시터(SC2)의 하부 금속전극(81b)과 접촉되는 제1투명전극(91)이 상기 게이트 절연막(82)상에 형성된다. 이때, 상기 제1투명전극(91)은 제1캐패시터(SC1)의 하부전극으로 작용하고, 고유전율을 갖는 게이트 절연막(82)은 제2캐패시터(SC2)의 유전체막으로 작용한다.

상기 제1투명전극(91)과 떨어져 상기 하부 금속전극(81b) 상부의 게이트 절연막(82)상에는 데이터 라인(70)과 동일한 물질로 된 상부 금속전극(87)이 형성되며, 상기 제1투명전극(91) 및 상부 금속전극(87)을 포함한 게이트 절연막(82)상에는 제2콘택(C2)을 구비한 저유전율의 절연막(92)이 형성되고, 절연막(92)상에는 상기 제2콘택(C2)을 통해 상부 금속전극(87)과 접촉되는 제2투명전극(93)이 형성된다.

여기서, 상부 금속전극(87)은 제2캐패시터(SC2)의 유전체막으로 작용하며, 상기 제2투명전극(93)은 상부 전극으로 각각 작용한다.

도 6은 도 4의 4B-4B' 선에 따른 액정표시소자의 단면구조를 도시한 것으로서, 박막트랜지스터(80) 영역의 단면구조를 도시한 것이다.

도 6을 참조하면, 박막 트랜지스터(80)는 제1투명전극(91)에는 연결되지 않으나, 제2투명전극(92)을 통해 스토리지 캐패시터(100)중 제2캐패시터(SC2)에 연결되어 진다.

상기의 박막 트랜지스터(80)는 절연기판(200)상에 게이트 라인(60)과 동일물질로 이루어지고, 상기 게이트 라인(60)에 연결된 게이트 전극(81a)이 형성되며, 게이트 전극(81a)을 포함한 상기 절연기판(200)상에는 고유전율의 게이트 절연막(82)이 형성 된다.

게이트 전극(81a)에 대응하는 게이트 절연막(82)의 상부에는 비정질 실리콘층 등으로 된 반도체층(83)이 형성되고, 상기 게이트 전극(81a)의 반도체층(83)이 노출 되도록 상기 반도체층(83) 및 게이트 절연막(82)에 걸쳐 소오스/드레인 전극(84, 85)이 형성된다. 기판 전면에 걸쳐 제2 및 제3콘택(C2, C3)을 갖는 저유전율의 절연막(92)이 형성되고, 절연막(92)상에는 상기 제2 및 제3콘택(C2, C3)을 통해 각각 제1드레인 전극(85) 상부 금속전극(87)상에 접촉되는 제2투명전극(93)이 형성된다.

도 6에는 도시되어 있지 않지만, 반도체층(83)상에는 도 2와 같이 에치스톱퍼가 형성되고, 소오스/드레인 전극(84, 85)과 반도체층(83)간의 오믹 콘택을 위한 도핑된 비정질 실리콘층, 예를 들면 n-a-Si 층이 형성된다.

이때 상기 박막트랜지스터(80)의 소오스전극(84)은 제1투명전극(91)과 오버랩되지 않고 게이트 절연막(82)상에 형성되고, 스토리지 캐패시터(100)의 제2캐패시터(SC2)의 하부 금속전극(81b)은 상기 박막 트랜지스터(80)의 게이트 전극(81a)과 떨어져 나란하게 배열됨을 알 수 있다.

상기에서 설명한 바와같이, 본 발명의 액정표시소자는 하부전극, 유전체막 및 상부전극이 하부 금속과 제1콘택(C1)을 통해 접촉되는 제1투명전극(91), 저유전율을 갖는 절연막(92) 및 제2투명전극(93)으로 각각 이루어진 제1캐패시터(SC1)와, 하부전극, 유전체막 및 상부전극이 각각 하부 금속전극(81b), 고유전율을 갖는 게이트 절연막(82) 및 제2투명전극(93)과 제2콘택(SC2)을 통해 접촉하는 상부 금속전극(87)으로 이루어진 제2캐패시터(SC2)가 병렬 연결되어 스토리지 캐패시터(100)를 구성한다.

그리고, 상기 화소전극으로 작용하는 제2투명전극(93)은 스토리지 캐패시터(100)의 제1캐패시터(SC1)와 제1콘택(C1)을 통해 연결됨과 동시에 제3콘택(C3)을 통해 박막 트랜지스터(80)드레인 전극(85)과 연결되어진다.

따라서, 본 발명의 액정표시소자는 스토리지 캐패시터(100)가 병렬 연결된 2캐패시터(SC1, SC2)로 구성

되어 스토리지 캐패시터의 축적용량을 증대시킬 수 있다.

그리고, 고유전율을 갖는 게이트 절연막(82)이 유전체막으로 사용되는 제1캐패시터(SC1)의 제1투명전극(91)은 데이터 라인(70)과 오버랩되지 않아 크로스토크의 방지 할 수 있음과 동시에 유전체막으로 고유전상수를 갖는 물질이 사용되어 스토리지캐패시터의 용량을 증대시키게 된다.

또한, 화소전극으로 작용하는 제2투명전극(93)은 데이터 라인과 오버랩되게 형성되어 개구율을 향상시킴과 동시에 그 하부의 유전체막으로 작용하는 절연막(92)을 저유전상수를 갖는 물질로 사용함으로써 오버랩시 발생하는 크로스토크를 방지 할수 있게 된다.

즉, 본 발명의 액정표시소자는 투명전극인 IT0전극을 2층구조로 사용하여 스토리지 캐패시터(100)를 병렬 배열함으로써, 축적용량을 증대시킴과 동시에 초고개구율을 얻는 것이 가능하다.

상기한 바와같은 구조를 갖는 액정표시소자의 제조방법을 설명하면 다음과 같다.

먼저 투명한 절연판(200)상에 게이트 금속물질층을 증착하고 패터닝하여 게이트 라인(60)과 박막 트랜지스터(80)의 게이트 전극(81a) 및 스토리지 캐패시터(100)의 제2캐패시터(SC2)의 하부전극으로 작용하는 하부 금속전극(81b)을 형성한다.

이어서, 기판 전면에 고유전율을 갖는 물질로 된 게이트 절연막(82)을 형성한 다음 통상의 방법으로 비정질 실리콘막등으로 된 반도체층(83)을 형성한다.

제2캐패시터(SC2)의 하부 금속전극(81b)의 상면이 노출되도록 게이트 절연막(82)을 식각하여 제1콘택(C1)을 형성한다. IT0 막을 1차로 기판전면에 증착한 후 패터닝하여 상기 제1콘택(C1)을 통해 하부 금속전극(81b)과 접촉되는, 제1캐패시터(SC1)의 하부금속으로 작용하는 제1투명전극(91)을 형성한다.

다음 소오스/드레인 전극용 금속을 증착한 후 패터닝하여 상기 제1투명전극(91)고 떨어져 게이트 절연막(82)상에 데이터 라인(70)을 형성함과 동시에, 데이터 라인으로부터 연장된 소오스전극(84) 및 드레인 전극(85)을 형성하고, 상기 하부 금속전극(81b)상부의 게이트 절연막(82)상에 제2캐패시터(SC2)의 상부 금속전극(87)을 형성한다.

기판전면에 2.5내지 3.6의 저유전상수를 갖는 감광성 보호막으로된 유전체막(92)을 1내지 3μm의 두께로 스프코팅하고, 상기 상부 금속전극(87) 및 드레인 전극(85)이 노출되도록 패터닝하여 제2콘택(C2) 및 제3콘택(C3)을 형성한다.

IT0 막을 2차로 기판 전면에 증착한 후 상기 제2콘택(C2)을 통해 상부 금속전극(87) 및 제3콘택(C3)을 통해 상기 드레인 전극(85)과 접촉되도록 제2투명전극으로된 화소전극(93)을 형성한다. 이때 화소전극(93)은 상기 데이터 라인(70) 및 게이트 라인(60)과 오버랩되도록 형성한다.

발명의 효과

상기한 바와같은 본 발명에 따르면, 스토리지 캐패시터를 2개의 캐패시터를 병렬구성하고, 스토리지 캐패시터의 유전체막으로 고유전상수를 갖는 절연막을 사용함으로써 스토리지 캐패시터의 축적용량을 증대시킬 뿐만 아니라 크로스 토크의 발생을 방지할 수 있다.

또한, 화소전극인 IT0 막을 데이터 라인과 오버랩되도록 형성하여 개구율을 향상시킴과 동시에 유전체막으로 저유전상수를 갖는 절연막을 사용함으로써 크로스토크의 발생을 방지할수 있다.

따라서, 고화질의 초고개구율을 갖는 액정표시소자를 제공할 수 있다.

(57) 청구의 범위

청구항 1. 제 1 및 제2캐패시터를 갖는 스토리지 캐패시터와, 상기 스토리지 캐패시터에 연결된 박막 트랜지스터를 구비한 액정표시소자에 있어서, 투명한 절연판과;

상기 절연기판상에 크로스 되어 형성되는 게이트 라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부분에 형성된 박막 트랜지스터와; 상기 게이트 라인과 데이터 라인에 의해 형성된 화소영역에, 상기 게이트 라인과 나란하게 배열된 하부 금속전극과; 상기 하부 금속전극상부에, 제1콘택을 통해 상기 하부 금속과 접촉되는 상부 금속전극을 제외한 상기 화소영역에 상기 데이터 라인 및 게이트 라인에 일정한 간격을 두고 형성된 제1투명전극과;

상기 제1투명전극상부에 상기 데이터 라인 및 게이트 라인과 오버랩되도록 형성되며, 제2콘택을 통해 상기 제1투명전극과 접촉됨과 동시에 상기 박막 트랜지스터와 제3콘택을 통해 접촉되는 제2투명전극을 포함하는 것을 특징으로 하는 초고개구율 액정표시소자.

청구항 2. 제 1항에 있어서, 상기 제 1투명전극과 제 2투명전극은 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구율 액정표시소자

청구항 3. 제 2항에 있어서, 상기 제 1투명전극과 제 2투명전극은 IT0막으로 이루어지는 것을 특징으로 하는 초고개구율 액정표시소자

청구항 4. 제 1 항에 있어, 상기 제1투명전극은 상기 스토리지 캐패시터중 제1캐패시터의 하부전극으로 작용하는 것을 특징으로 하는 초고개구율 액정표시소자.

청구항 5. 제 1 항에 있어서, 상기 제2투명전극은 화소전극으로 작용함과 동시에 제1캐패시터의 상부전극으로 작용하는 것을 특징으로 하는 초고개구율 액정표시소자

청구항 6. 제 1 항에 있어서 상기 하부 금속전극은 상기 게이트 라인과 동일 물질로 이루어지는것을

특징으로 하는 초고개구를 액정표시소자

청구항 7. 제 1항 또는 제 6항에 있어서, 상기 상부 금속전극은 제2캐패시터의 하부 전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자

청구항 8. 제 1항에 있어서, 상기 상부 금속전극은 상기 제2캐패시터의 하부 전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자

청구항 9. 제 1 항 또는 제 7항에 있어서, 상기 하부 금속전극은 데이터 라인과 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자

청구항 10. 제 1 항에 있어서, 상기 절연기판은 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 11. 제 1항에 있어서, 상기 제1및 제2캐패시터는 상기 제2투명전극과 상기 하부 금속전극에 공통 연결되어, 병렬로 배열되는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 12. 제 1캐패시터 및 제2캐패시터를 갖는 스토리지 캐패시터와, 상기 스토리지 캐패시터에 연결된 박막 트랜지스터 및 화소전극을 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 형성된 게이트 전극과; 상기 절연기판상에 상기 게이트 전극과 떨어져 형성된 하부 금속전극과; 상기 게이트 전극 및 하부 금속전극을 포함한 상기 절연기판상에 형성된 제1절연막과; 상기 게이트 전극에 대응하는 제1절연막상에 형성된 반도체층과; 상기 게이트 전극의 상면이 노출되도록 상기 반도체층 및 게이트 절연막상부에 걸쳐 형성된 소오스/드레인 전극과;

상기 하부 금속전극에 대응하는 제1절연막상에 형성된 상부 금속전극과; 상기 드레인 전극과 상부 금속전극사이에 이들과 떨어져 상기 제1절연막상에 형성된 제1투명전극과; 기판 전면에 걸쳐 형성되고, 상기 드레인 전극 및 상부 금속전극상부에 각각 제1 및 제2콘택을 구비한 제2절연막과;

상기 제1콘택을 통해 상기 드레인 전극에 접속됨과 동시에 상기 제2콘택을 통해 상기 상부 금속전극과 접속되는, 상기 제2절연막상에 형성된 제2투명전극을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 13. 제 12항에 있어서, 상기 제1투명전극과 제2투명전극은 서로 동일한 물질로 이루어 지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 14. 제 13항에 있어서, 상기 제1투명전극과 제2투명전극은 ITO 막으로 이루어 지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 15. 제 12항에 있어서, 상기 제1투명전극은 스토리지 캐패시터의 제1캐패시터의 상부전극 및 화소전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 16. 제 12항에 있어서, 상기 제2투명전극은 스토리지 캐패시터의 제1캐패시터의 상부전극 및 화소전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 17. 제 12항에 있어서, 상기 제2게이트 절연막은 스토리지 캐패시터의 제1캐패시터의 유전체막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 18. 제 17항에 있어서, 상기 제2절연막은 유전상수가 2.5내지 3.6인 저유전상수를 갖는 유전체막인 것을 특징으로하는 초고개구를 액정표시소자.

청구항 19. 제 18항에 있어서, 상기 제2절연막은 감광성 보호막인 것을 특징으로하는 초고개구를 액정표시소자.

청구항 20. 제 19항에 있어서, 상기 제2절연막인 감광성 보호막은 1내지 3 μ m 것을 특징으로하는 초고개구를 액정표시소자.

청구항 21. 제 12 항에 있어서, 상기 절연기판은 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 22. 제 12 항에 있어서, 상기 하부 금속전극은 상기 스토리지 캐패시터중 제2캐패시터의 하부 전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 23. 제 22항에 있어서, 상기 하부 금속전극은 게이트 전극과 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 24. 제 12 항에 있어서, 상기 상부 금속전극은 상기 스토리지 캐패시터중 제2캐패시터의 상부 전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 25. 제 24 항에 있어서, 상기 상부 금속전극은 드레인 전극과 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 26. 제 12 항에 있어서, 상기 제1절연막은 스토리지 캐패시터의 제2캐패시터의 유전체막 및 박막 트랜지스터의 게이트 절연막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 27. 제 26항에 있어서, 상기 제1절연막은 고유전율을 갖는 유전체로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 28. 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트 라인과, 게이트라

인과 나란하게 배열된, 제1및 제2캐패시터로 구성된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 형성된 하부 금속전극과;

상기 하부 금속전극상부에 제1콘택을 구비하고 상기 하부 금속전극을 포함한 절연기판상에 형성된 제1절연막과; 상기 제1콘택을 통해 상기 하부 금속전극과 접촉되도록 상기 제1절연막상에 형성된 제1투명전극과; 상기 하부 금속전극에 대응하는 상기 제1절연막상에 형성된 상부 금속전극과; 상기 상부 금속전극상부에 제2콘택을 구비하고, 상기 제1투명전극과 상부 금속전극을 포함한 제1절연막상에 형성된 제2절연막과;

상기 제2콘택을 통해 상기 상부 금속전극과 접촉되도록 상기 제2절연막상에 제2투명전극을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 29. 제 28항에 있어서, 상기 하부 금속전극은 제2캐패시터의 하부전극으로 작용하며, 상기 게이트 라인과 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 30. 제 28항에 있어서, 상기 제1절연막은 제2캐패시터의 유전체막으로 작용하며, 고유전상수를 갖는 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 31. 제 28항에 있어서, 상기 상부 금속전극은 제2캐패시터의 상부금속으로 작용하며, 상기 데이터 라인과 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 32. 제 28항에 있어서, 상기 제2절연막은 제1캐패시터의 유전체막으로 작용하며, 유전상수가 2.5내지 3.6인 저유전상수를 갖는 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 33. 제 32항에 있어서, 상기 제2절연막인 감광성 보호막은 1내지 3 μ m의 두께를 갖는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 34. 제 28 항에 있어서, 상기 절연기판은 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 35. 제 28항에 있어서, 상기 제1투명전극과 제2투명전극은 ITO 막으로 이루어져, 각각 제1캐패시터의 하부전극과 상부전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 36. 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트라인과, 상기 데이터 라인 및 게이트라인이 교차하는 부분에 배열된 박막 트랜지스터와, 상기 게이트 라인 및 데이터 라인에 의해 형성된 화소영역에 형성된 화소전극과, 상기 화소전극에 연결된 제1캐패시터와 상기 박막 트랜지스터에 연결된 제2캐패시터로 구성된 스토리지 캐패시터를 구비한 액정표시소자에 있어서,

상기 절연판상에 게이트라인, 박막 트랜지스터의 게이트 전극과 제1캐패시터의 하부전극을 형성하는 공정과; 기판 전면에 걸쳐 제1절연막을 형성하는 공정과; 상기 게이트 전극에 대응하는 제1절연막상에 상기 박막 트랜지스터의 반도체층을 형성하는 공정과; 상기 제1캐패시터의 하부전극 상부의 제1절연막을 식각하여 제1콘택을 형성하는 공정과, 상기 게이트 라인 및 데이터 라인과 오버랩되지 않도록 제1콘택을 통해 제2캐패시터의 하부전극과 접촉되는 제1캐패시터의 하부전극을 형성하는 공정과;

상기 반도체층의 상면이 노출되도록 상기 제1절연막상에 걸쳐 소오스/드레인 전극을 형성함과 동시에 상기 드레인 전극에 연결된 데이터 라인 그리고, 제2캐패시터의 하부 전극상에 제2캐패시터의 상부전극을 형성하는 공정과; 기판 전면에 걸쳐 제2절연막을 형성하는 공정과; 상기 제2캐패시터 상부전극 상부 및 드레인전극 상부의 제2절연막을 식각하여 제2콘택과 제2콘택을 형성하는 공정과; 상기 제3콘택을 통해 상기 드레인 전극과 접촉됨과 동시에 상기 제2콘택을 통해 제2캐패시터의 상부전극과 연결되며, 상기 데이터 라인 및 게이트 라인과 오버랩되도록 상기 화소영역에 해당하는 제2절연막상에 화소전극을 형성하는 공정을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 37. 제 36 항에 상기 제1절연막을 고유전상수를 갖는 유전체막으로서, 박막 트랜지스터의 게이트 절연막 및 제1캐패시터의 유전체막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 38. 제 36항에 있어서, 상기 제2절연막은 유전상수가 2.5 내지 3.6인 저유전상수를 갖는 물질로서, 제1캐패시터의 유전체막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 39. 제 38 항에 있어서, 상기 제2절연막은 감광성 보호막을 스펀코팅하여 1-3 μ m의 두께로 형성하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

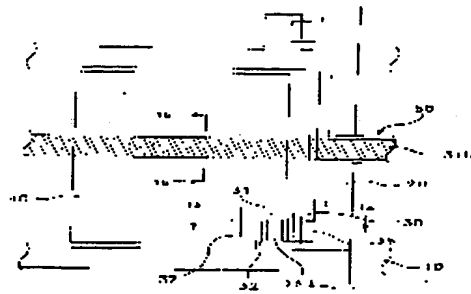
청구항 40. 제 36 항에 있어서, 상기 절연기판은 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 41. 제 36 항에 있어서, 상기 제1캐패시터의 하부전극과 화소전극은 동일물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

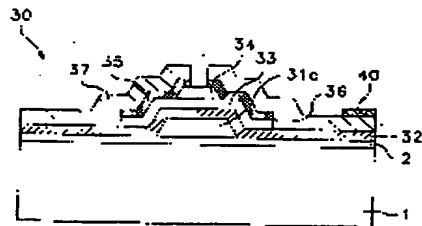
청구항 42. 제 41항에 있어서, 상기 제1캐패시터의 하부전극과 화소전극은 ITO 막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 43. 제 36 항에 있어서, 상기 화소전극은 제1캐패시터의 상부전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조 방법.

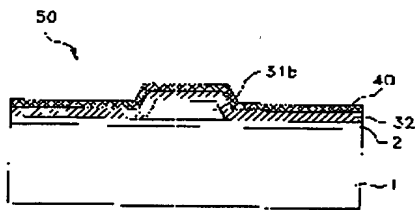
도면1



도면2



도면3



도면4

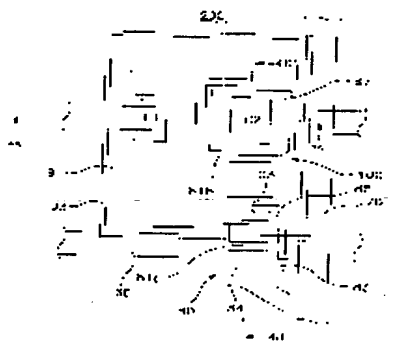


図 25

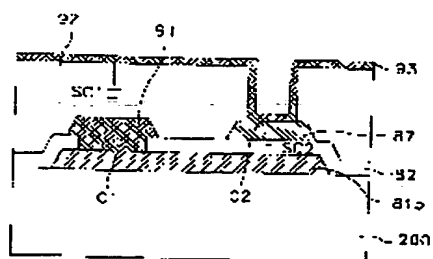
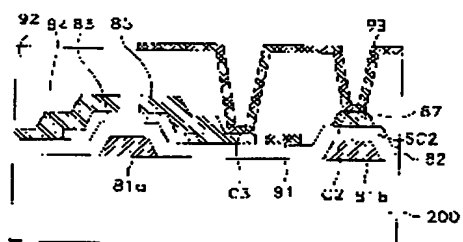


図 26



10-0265573

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G02F 1/1343	(45) 공고일자 2000년 09월 15일
	(11) 등록번호 10-0265573
	(24) 등록일자 2000년 06월 15일
(21) 출원번호 10-1997-0027423	(65) 공개번호 특 1999-0003542
(22) 출원일자 1997년 06월 25일	(43) 공개일자 1999년 01월 15일
(73) 특허권자 현대전자산업주식회사 김영환	
(72) 발명자 경기도 이천시 부발읍 아미리 산 136-1 전정목 서울특별시 광진구 구의동 204-45 부광빌라 가동 201호 이득수 경기도 수원시 권선구 권선동 신동아 대원아파트 504동 803호 유봉렬 강원도 원주시 우산동 100번지 17호 33동 3반 강성배	
(74) 대리인	

심사관 : 이금옥

(54) 초고개구를 액정 표시 소자 및 그의 제조방법

요약

본 발명은 화소전극과 화소전극 크기의 50-60%의 크기를 갖는 스토리지 캐패시터의 하부전극으로 2층구조의 ITO를 사용하고 유전체막으로 저유전상수를 갖는 물질을 사용함으로써, 스토리지 캐패시터의 용량을 증가시킴과 동시에 초고개구를 얻을 수 있는 액정표시소자 및 그의 제조방법에 관한 것이다. 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 크로스되어 형성되는 게이트라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부분에 형성된 박막 트랜지스터와; 상기 게이트 라인과 데이터 라인에 의해 형성된 공간에 상기 데이터 라인 및 게이트라인과 일정한 간격을 두고 형성된 제1투명전극과; 상기 제1투명전극과 제1콘택을 통해 접촉되어 상기 게이트라인과 나란하게 배열된 스토리지 캐패시터의 신호전극과; 상기 제1투명전극상부에 형성되고, 상기 데이터 라인 및 게이트라인과 오버랩되며, 상기 박막 트랜지스터와 제2콘택을 통해 접촉되는 제2투명전극을 포함한다.

도면도

도4

명세서

도면의 주요부분에 대한 설명

- 도1은 종래의 TFT-LCD의 평면구조도.
- 도2는 도1의 1A-1A'선에 따른 TFT-LCD의 단면 구조도.
- 도3은 도1의 1B-1B'선에 따른 TFT-LCD의 단면 구조도.
- 도4는 본 발명의 실시예에 따른 2층 ITO구조를 갖는 초고개구를 액정표시소자의 평면 구조도.
- 도5는 도4의 4A-4A'선에 따른 액정표시소자의 단면 구조도.
- 도6은 도4의 4B-4B'선에 따른 액정표시소자의 단면 구조도.

* 도면의 주요 부분에 대한 부호의 설명

- 200 : 절연기판
- 201 : 절연막
- 60 : 게이트 라인
- 70 : 데이터 라인
- 80 : 박막 트랜지스터
- 90 : ITO 전극(하부전극)
- 91 : 저유전상수의 유전체막
- 92 : ITO전극(화소전극 및 상부전극)
- 100 : 스토리지 캐패시터
- 81a : 게이트 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판표시소자중 하나인 TFT-LCD(Thin Film Transistor-Liquid Crystal Display)에 관한 것으로서, 보다 구체적으로는 2층의 IT0구조를 채택하여 축적용량을 감소시킴없이 고개구율을 얻을 수 있는 초고개구율 액정표시소자에 관한 것이다.

TFT-LCD에 있어서, 용량이 증가함에 따라 배터리의 효율이 점점 둔화되고 있는데, 이러한 배터리 효율의 저하를 해결하기 위한 하나의 방법으로 액정패널의 투과도를 향상시키는 방법이 있다.

액정패널의 투과도를 향상시키는 방법으로는, 크게 액정패널의 개구율을 향상시키는 방법, 고투과 편광판의 개발 및 고투과 합라필터의 사용등이 있다. 이러한 방법중 액정패널의 개구율을 향상시키는 방법이 최근 활발히 연구되고 있다.

도1은 종래의 TFT-LCD의 평면구조를 도시한 것이다.

도1을 참조하여 종래의 액정표시소자의 평면구조를 살펴보면, 유리기판과 같은 투명한 절연기판(1)상에 게이트라인(10)과 데이터 라인(20)이 크로스되어 형성되고, 게이트 라인(10)과 데이터 라인(20)이 교차하는 부분에 상기 게이트 라인(10) 및 데이터 라인(20)이 연결된 박막 트랜지스터(30)가 배열된다.

그리고, 게이트 라인(10)과 데이터 라인(20)에 의해 형성된 공간에 상기 게이트 라인(10) 및 데이터 라인(20)과 일정한 간격을 두고 화소전극(40)이 상기 박막 트랜지스터(30)에 연결되어 배열되며, 스토리지 캐패시터(50)의 하부전극인 스토리지 전극(31b)이 상기 게이트 라인(10)과 나란하게 배열된 평면구조를 갖는다.

도2는 도1의 1A-1A'에 따른 단면구조도를 도시한 것으로서, 액정표시소자중 박막 트랜지스터의 단면도를 도시한 것이다. 도2를 참조하여 박막 트랜지스터(30)의 단면 구조를 살펴보면, 상기 절연기판(1)상에 절연막(2)이 형성되고, 그 위에는 게이트 라인(10)으로부터 연장 형성된 게이트전극(31a)이 형성되며, 게이트 전극(31a)이 형성된 절연막(2)상에는 게이트 절연막(32)이 형성된다.

또한, 상기 게이트전극(31a)에 대응하는 게이트 절연막(32)상에는 비정질 실리콘등으로 된 반도체층(33)이 형성되고, 상기 게이트(31a)에 대응하는 반도체층(33)상에는 에치스톱퍼(34)가 형성되며, 상기 에치 스톱퍼(34)의 상면이 노출되도록 소오스/드레인 전극(36, 37)이 형성되며, 소오스/드레인 전극(36, 37)과 반도체층(34)간에는 불순물이 도핑된 비정질 실리콘등으로 된 오믹층(35)이 형성된 구조를 갖는다.

도3은 도1의 1B-1B'선에 따른 단면구조를 도시한 것으로서, 스토리지 캐패시터(50)의 단면 구조를 도시한 것이다.

도3을 참조하면, 스토리지 캐패시터(50)는 상기 절연기판(1)상에 절연막(2)이 형성되고, 그 위에는 게이트 전극(31a)과 동일한 물질로 된 하부전극인 스토리지전극(31b)이 형성되며, 상기 스토리지전극(31b)을 포함한 상기 절연막(2)상에 스토리지 캐패시터의 유전체막으로 작용하는 게이트 절연막(32)이 형성되고, 유전체막인 게이트 절연막(32)상에는 상부전극으로 작용하는 화소전극(40)이 형성된 구조를 갖는다.

발명이 이루고자 하는 기술적 과제

도1내지 도3에 도시된 바와같은 종래의 액정표시소자는 화소전극(40)이 신호선인 데이터 라인(20)과 일정한 거리, 수 μ m 정도의 거리를 두고 분리시켜 형성하였는데, 이는 점선으로 표시한 바와같이 화소전극(40)과 데이터라인(20)이 오버랩되어 형성되는 경우에는 화소전극(40)과 데이터라인(20)간에 기생용량이 존재하여 수직 크로스 토크(cross-talk)가 발생되기 때문이다.

화소전극(40)과 데이터 라인(20)의 오버랩시 발생된 크로스 토크는 플리커(flicker) 현상을 야기시켜 화질이 저하되는 문제점이 있었다.

크로스 토크의 발생없이 화소전극(40)과 데이터 라인(20)을 오버랩시켜 개구율을 향상시키기 위한 방법으로, 스토리지 캐패시터(50)의 상부 전극인 화소전극(40)과 하부전극(31b)사이에 형성된 게이트 절연막(32)으로 저유전상수를 갖는 유전체막을 사용하는 방법이 제시되었다.

상기의 저유전상수를 갖는 유전체막을 사용하는 방법은, 화소전극(40)이 데이터라인(20)과 오버랩시켜 형성하는 것이 가능하기 때문에 80% 이상의 초고개구율을 얻을 수는 있었다. 그러나, 상기의 방법은 초고개구율을 얻기 위하여 유전체막으로 저유전상수를 갖는 물질을 사용하기 때문에 스토리지 캐패시터의 용량을 저하시키는 문제점이 있었다.

본 발명은 상기한 문제점을 해결하기 위한 것으로, 화소전극과 스토리지 캐패시터 신호전극에 연결된 IT0를 스토리지 캐패시터 하부전극으로 하는 2층구조의 IT0를 사용하고 유전체막으로 저유전상수를 갖는 물질을 사용함으로써, 스토리지 캐패시터의 용량을 증가시킴과 동시에 초고개구율을 얻을 수 있는 액정표시소자 및 그의 제조방법을 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 고개구율 액정표시소자는 투명한 절연기판과; 상기 절연기판상에 크로스되어 형성되는 게이트라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부

분에 형성된 박막 트랜지스터와; 상기 게이트 라인과 데이터 라인에 의해 형성된 공간에 상기 데이터 라인 및 게이트 라인과 일정한 간격을 두고 형성된 제1투명전극과; 상기 제1투명전극과 제1콘택을 통해 접촉되며 상기 게이트 라인과 나란하게 배열된 스토리지 캐패시터의 신호하부 전극과; 상기 제1투명전극상에 형성되고, 상기 데이터 라인 및 게이트 라인과 오버랩되며, 상기 박막 트랜지스터와 제2콘택을 통해 접촉되는 제2투명전극을 포함하는 것을 특징으로 한다.

본 발명의 실시예에 따른 초고개구를 액정표시소자에 있어서, 제1투명전극은 제2투명전극과 모두 IT0막으로 이루어져서, 제1투명전극은 스토리지 캐패시터의 하부전극으로, 제2투명전극은 스토리지 캐패시터의 상부전극과 동시에 화소전극으로 작용하며, 상기 스토리지 전극과 게이트 라인은 동일한 물질로 이루어진다.

또한, 본 발명의 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 투명한 절연기판상에 형성된 게이트전극과; 상기 게이트 전극을 포함한 상기 절연기판상에 형성된 게이트 절연막과; 상기 게이트 전극에 대응하는 게이트 절연막상에 형성된 반도체층과; 상기 게이트 전극에 대응하는 반도체층상에 형성된 에치 스톱퍼와; 상기 에치 스톱퍼의 상면이 노출되도록 상기 반도체층 및 게이트 절연막상부에 걸쳐 형성된 소오스/드레인과; 상기 소오스/드레인 전극과 일정한 간격을 두고 형성된 투명전극과; 기판 전면에 걸쳐 형성된 콘택을 구비한 절연막과; 상기 콘택을 통해 상기 소오스/드레인 전극중 하나에 콘택을 통해 접촉됨과 동시에 오버랩되는 상기 절연막상에 형성된 화소전극을 포함하는 것을 특징으로 한다.

본 발명의 실시예에 따른 초고개구를 액정표시소자에 있어서, 상기 절연막은 유전상수가 2.5내지 3.6인 저유전상수를 갖는 감광성 보호막으로서, 1-3 μ m의 두께를 갖는다.

또한, 본 발명은 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트 라인과, 게이트라인과 나란하게 배열된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 형성된 스토리지 캐패시터의 하부전극인 스토리지전극과; 콘택을 구비한, 상기 스토리지 전극을 포함한 기판상에 형성된 제1절연막과; 상기 콘택을 통해 상기 스토리지 전극과 접촉되며, 상기 제1절연막상에 상기 데이터 라인과 일정한 간격을 두고 형성된 스토리지 캐패시터의 상부전극과; 기판 전면에 걸쳐 형성된 제2절연막과; 상기 제2절연막상에 상기 스토리지 전극 및 상기 데이터라인과 오버랩되며 형성된 화소전극을 포함한다.

또한, 본 발명의 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트라인과, 상기 데이터 라인 및 게이트라인이 교차하는 부분이 배열된 박막 트랜지스터와, 상기 게이트라인과 나란하게 배열된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 게이트라인, 박막 트랜지스터의 게이트 전극과 스토리지 캐패시터의 신호전극을 형성하는 공정과; 기판 전면에 걸쳐 제1절연막을 형성하는 공정과; 상기 게이트전극에 대응하는 제1절연막상에 박막 트랜지스터의 반도체층, 에치스톱퍼, 오믹층을 형성하는 공정과; 상기 스토리지 캐패시터의 신호전극상부의 제1절연막을 식각하여 제1콘택을 형성하는 공정과; 상기 게이트 라인 및 데이터 라인과 오버랩되지 않도록 제1콘택을 통해 신호전극과 접촉되는 스토리지 캐패시터의 하부전극을 형성하는 공정과; 상기 에치스톱퍼의 상면이 노출되도록 상기 오믹층 및 제1절연막상에 걸쳐 소오스/드레인 전극을 형성함과 동시에 상기 데이터 라인을 형성하는 공정과; 기판 전면에 걸쳐 제2절연막을 형성하는 공정과; 상기 소오스/드레인전극중 어느 하나의 상부의 제2절연막을 식각하여 제2콘택을 형성하는 공정과; 상기 제2콘택을 통해 소오스/드레인 전극과 접촉되고 상기 데이터 라인 및 게이트 라인과 오버랩되는 화소전극을 제2절연막상에 형성하는 공정을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법을 제공한다.

[실시예]

이하 본 발명의 실시예를 첨부도면에 의거하여 상세히 설명하면 다음과 같다.

도4는 본 발명의 실시예에 따른 초고개를 액정표시소자의 단면도를 도시한 것이다.

도4를 참조하여 본 발명의 초고개구를 액정표시소자의 평면구조를 살펴보면, 유리기판과 같은 투명한 절연기판(200)상에 게이트라인(60)과 데이터 라인(70)이 크로스되어 형성되고, 이들이 크로스되는 부분에 상기 게이트 라인(60) 및 데이터 라인(70)이 연결된 박막 트랜지스터(80)가 배열된다.

그리고, 게이트 라인(60)과 데이터 라인(70)에 의해 형성된 공간에 상기 데이터 라인(70)과 일정한 간격을 두고 제1투명전극(90)이 배열된다. 상기 제1투명전극(90)상부에는 상기 데이터 라인(70)과 오버랩되며 제2투명전극(92)이 상기 박막 트랜지스터(80)와 콘택(c2)을 통해 콘택되도록 배열된다.

스토리지 캐패시터(100)의 신호전극인 스토리지전극(81b)이 콘택(c1)을 통해 제1투명전극(90)과 콘택되며 상기 게이트 라인(60)과 나란하게 배열된 평면구조를 갖는다.

여기서, 제1투명전극(90)은 제2투명전극(92)의 크기의 50-60% 정도의 크기를 갖는다.

도5는 도4의 4A-4A'에 따른 단면구조도를 도시한 것으로서, 액정표시소자중 박막 트랜지스터의 단면도를 도시한 것이다. 도5를 참조하여 박막 트랜지스터(80)의 단면 구조를 살펴보면, 상기 절연기판(200)상에 절연막(201)이 형성되고, 그위에는 게이트 라인(60)으로부터 연장 형성된 게이트전극(81a)이 형성되며, 게이트(81a)이 형성된 절연막(202)상에는 게이트 절연막(82)이 형성된다.

또한, 상기 게이트전극(81a)에 대응하는 게이트 절연막(82)상에는 비경질 실리콘등으로 된 반도체층(83)이 형성되고, 상기 게이트전극(81a)에 대응하는 반도체층(83)상에는 에치스톱퍼(84)가 형성된다.

상기 에치 스톱퍼(84)의 상면이 노출되도록 상기 반도체층(83)과 게이트 절연막(83)상에 걸쳐 소오스/드레인 전극(86, 87)이 형성되며, 반도체층(83)과 소오스/드레인 전극(86, 87)사이에는 도핑된 비정질 실리콘등으로 된 오믹층(85)이 형성되는데, 소오스 전극(86)은 상기 데이터 라인(70)으로부터 연장형성된다.

또한, 게이트 절연막(82)상에 상기 드레인 전극(87)과 일정거리를 두고 스토리지 캐패시터(100)의 하부

전극으로 작용하는 제1투명전극(90)이 형성되며, 콘택(C2)을 갖는 저유전율의 절연막(91)이 기판 전면에 형성되고, 절연막(91)상에 상기 콘택(C2)을 통해 상기 드레인 전극(87)과 콘택되는 제2투명전극(92)이 형성된다.

여기서, 유전상수를 갖는 절연막(91)으로 유전상수가 2.5내지 3.6인 감광성 보호막을 1-3 μ m 두께로 형성한다.

도6은 도4의 4B-4B'선에 따른 단면구조를 도시한 것으로서, 스토리지 캐패시터(100)의 단면 구조를 도시한 것이다.

도6을 참조하면, 상기 절연기판(200)상에 절연막(201)이 형성되고, 그 위에는 게이트 전극물질과 동일한 물질로 된 신호전극(81b)이 형성되며, 상기 신호전극(81b)을 포함한 상기 절연막(201)상에는 유전체막으로 작용하는, 콘택(C1)을 갖는 고유전상수를 갖는 게이트 절연막(82)이 형성되고, 상기 게이트 절연막(82)상에는 하부전극으로 작용하는 제1투명전극(91)이 게이트 라인(60)과 일정거리를 두고 형성된 구조를 갖는다.

그리고, 제1투명전극(91)을 포함한 게이트 절연막(82)상에는 저유전상수의 절연막(91)이 형성되고, 저유전상수의 절연막(91)상에는 화소전극과 스토리지 캐패시터의 상부전극으로 동시에 작용하는 제2투명전극(92)이 형성된 구조를 갖는다.

상기한 바와같은 구조를 갖는 본 발명의 액정표시소자는 스토리지 캐패시터(35)의 하부전극으로 작용하는 제1투명전극(90)은 데이터 라인(70)과 오버랩되지 않아 크로스토크의 방지함과 동시에 제2투명전극(92)과 스토리지 캐패시터를 형성하여 스토리지 캐패시터의 축적용량을 감소시키지 않게 된다.

또한, 화소전극으로 작용하는 제2투명전극(92)은 데이터 라인과 오버랩되게 형성되어 개구율을 향상시키고 동시에 그 하부의 유전체막으로 작용하는 절연막을 저유전상수를 갖는 물질을 사용함으로써 오버랩시 발생하는 크로스토크를 방지할 수 있게 된다.

즉, 본 발명의 액정표시소자는 투명전극인 ITO전극을 2층구조로 사용하여, 스토리지 신호전극(81b)과 겹친 제1투명전극(90)과 저유전상수의 유전체막(91) 및 제2투명전극(92)으로 스토리지 캐패시터(100)를 형성함으로써, 축적용량의 감소없이 고개구율을 얻는 것이 가능하다.

상기한 바와같은 구조를 갖는 액정표시소자의 제조방법을 설명하면 다음과 같다.

먼저, 상부에 절연막(201)이 형성된 투명한 절연기판(200)상에 게이트 금속물질을 증착하고 패터닝하여 게이트 라인(60)과, 박막 트랜지스터(80)의 게이트(81a) 및 스토리지 캐패시터(100)의 신호전극인 스토리지전극(81b)을 형성한다. 이어서, 기판 전면에 고유전율을 갖는 물질로 된 게이트 절연막(82)을 형성한다.

이어서, 통상의 방법으로 비정질 실리콘막등으로 된 반도체층(83), 에치 스톱퍼(84) 및 도핑된 비정질 실리콘막으로 된 오믹층(85)을 형성한다. 이어서, 스토리지 캐패시터(100)의 신호전극(81b)의 상면이 노출되도록 게이트 절연막(82)을 식각하여 제1콘택(C1)을 형성한다. 상기 제1콘택(C1)을 통해 ITO막을 1차로 기판전면에 증착한 후 패터닝하여 상기 제1콘택(C1)을 통해 신호전극(81b)과 접촉되는 제1투명전극(90)으로된 하부전극을 형성한다.

다음, 소오스/드레인 전극용 금속을 증착한 후 패터닝하여 스토리지 캐패시터(100)의 상기 하부전극(90)과 일정간격을 두고 데이터 라인(70)과, 데이터 라인으로부터 연장된 소오스전극(86) 및 드레인 전극(87)을 형성한다.

기판전면에 2.5내지 3.6의 저유전상수를 갖는 감광성 보호막으로된 유전체막(91)을 스피코팅하고, 상기 드레인 전극(87)이 노출되도록 패터닝하여 제2콘택(C2)을 형성한다. 100막을 2차로 기판 전면에 증착한 후 상기 제2콘택(C2)을 통해 상기 드레인 전극(87)과 접촉되도록 제2투명전극으로 된 화소전극(92)을 형성한다. 이때, 화소전극(92)은 상기 데이터 라인(70) 및 게이트 라인(60)과 오버랩되도록 형성하며 상기 스토리지 하부전극(90)과 스토리지 캐패시터(100)를 형성하게 된다.

발명의 효과

상기한 바와같은 본 발명에 따르면, 스토리지 캐패시터의 하부전극으로 ITO막을 데이터 라인과 오버랩되지 않도록 형성하고, ITO면적을 화소전극의 50-60% 정도의 크기로 유지함으로써 캐패시터의 축적용량을 감소시키지 않을 뿐만 아니라 크로스 토크의 발생을 방지할 수 있다.

또한, 화소전극으로 ITO막을 데이터 라인과 오버랩되도록 형성하여 개구율을 향상시키고 동시에 유전체막으로 저유전상수를 갖는 절연막을 사용함으로써 크로스 토크의 발생을 방지할 수 있다.

따라서, 고화질의 초고개구율을 갖는 액정표시소자를 제공할 수 있다.

(57) 청구의 범위

청구항 1. 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 절연기판상에 크로스되어 형성되는 게이트라인 및 데이터 라인과; 상기 게이트 라인과 데이터 라인이 교차하는 부분에 형성된 박막 트랜지스터와; 상기 게이트 라인과 데이터 라인에 의해 형성된 공간에 상기 데이터 라인 및 게이트라인과 일정한 간격을 두고 형성된 제1투명전극과; 상기 제1투명전극과 제1콘택을 통해 접촉되어 상기 게이트 라인과 나란하게 배열된 스토리지 캐패시터의 신호전극과; 상기 제1투명전극상부에 형성되고, 상기 데이터 라인 및 게이트 라인과 오버랩되며, 상기 박막 트랜지스터와 제2콘택을 통해 접촉되는 제2투명전극을 포함하는 것을 특징으로 하는 초고개구율 액정표시소자.

청구항 2. 제1항에 있어서, 제1투명전극은 제2투명전극과 동일한 물질로 이루어지는 것을 특징으로

하는 초고개구를 액정표시소자.

청구항 3. 제2항에 있어서, 제1투명전극과 제2투명전극은 IT0막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 4. 제1항에 있어서, 제1투명전극은 스토리지 캐패시터의 하부전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 5. 제1항에 있어서, 제2투명전극은 스토리지 캐패시터의 상부전극 및 화소전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 6. 제1항에 있어서, 상기 절연기판은 그의 상면에 절연막이 형성된 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 7. 제1항에 있어서, 상기 스토리지 신호전극과 게이트 라인은 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 8. 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 투명한 절연기판과; 상기 투명한 절연기판상에 형성된 게이트전극과; 상기 게이트 전극을 포함한 상기 절연기판상에 형성된 게이트 절연막과; 상기 게이트 전극에 대응하는 게이트 절연막상에 형성된 반도체층과; 상기 게이트 전극에 대응하는 반도체층상에 형성된 에치 스톱퍼와; 상기 에치 스톱퍼의 상면이 노출되도록 상기 반도체층 및 게이트 절연막상부에 걸쳐 형성된 소오스/드레인과; 상기 소오스/드레인 전극과 일정간격을 두고 형성된 투명전극과; 기판 전면에 걸쳐 형성된 콘택을 구비한 절연막과; 상기 콘택을 통해 상기 소오스/드레인 전극중 하나에 콘택을 통해 접속됨과 동시에 오버랩되는 상기 절연막상에 형성된 화소전극을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 9. 제8항에 있어서, 상기 투명전극과 화소전극은 서로 동일한 물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 10. 제9항에 있어서, 상기 투명전극과 화소전극은 IT0막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 11. 제8항에 있어서, 상기 투명전극은 스토리지 캐패시터의 하부전극으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 12. 제8항에 있어서, 상기 절연막은 유전상수가 2.5내지 3.6인 저유전상수를 갖는 물질인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 13. 제12항에 있어서, 상기 절연막은 감광상 보호막인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 14. 제12항에 있어서, 상기 절연막인 감광상 보호막은 1내지 3 μ m의 두께를 갖는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 15. 제8항에 있어서, 상기 절연기판은 그의 상면에 절연막이 형성된 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 16. 제8항에 있어서, 게이트 절연막은 고유전상수를 갖는 유전체막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 17. 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트라인과, 게이트라인과 나란하게 배열된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 형성된 스토리지 신호전극과; 콘택을 구비한, 상기 스토리지 신호전극을 포함한 기판상에 형성된 제1절연막과; 상기 콘택을 통해 상기 스토리지 신호전극과 접속되며, 상기 제1절연막상에 상기 데이터 라인과 일정간격을 두고 형성된 스토리지 캐패시터의 하부전극과; 기판 전면에 걸쳐 형성된 제2절연막과; 상기 제2절연막상에 상기 스토리지 신호전극 및 상기 데이터 라인과 오버랩되어 형성된 화소전극을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 18. 제17항에 있어서, 상기 게이트 라인과 스토리지 신호전극은 동일물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 19. 제17항에 있어서, 상기 제1절연막은 고유전상수를 갖는 유전체막인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 20. 제17항에 있어서, 상기 제2절연막은 유전상수가 2.5내지 3.6인 저유전상수를 갖는 물질인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 21. 제20항에 있어서, 상기 제2절연막은 감광상 보호막인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 22. 제21항에 있어서, 상기 절연막인 감광상 보호막은 1내지 3 μ m의 두께를 갖는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 23. 제17항에 있어서, 상기 절연기판은 그의 상면에 절연막이 형성된 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 24. 제17항에 있어서, 상기 스토리지 하부전극과 화소전극은 동일물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 25. 제9항에 있어서, 상기 스토리지 하부전극과 화소전극은 IT0막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자.

청구항 26. 절연기판상에 서로 교차하여 배열된 데이터 라인 및 게이트라인과, 상기 데이터 라인 및 게이트라인이 교차하는 부분에 배열된 박막 트랜지스터와, 상기 게이트라인과 나란하게 배열된 스토리지 캐패시터를 구비한 액정표시소자에 있어서, 상기 절연기판상에 게이트라인, 박막 트랜지스터의 게이트 전극과 스토리지 캐패시터의 신호전극을 형성하는 공정과; 기판 전면에 걸쳐 제1절연막을 형성하는 공정과; 상기 게이트전극에 대응하는 제1절연막상에 박막 트랜지스터의 반도체층, 에치스톱퍼, 오믹층을 형성하는 공정과; 상기 스토리지 캐패시터의 신호전극상부의 제1절연막을 식각하여 제1콘택을 형성하는 공정과, 상기 게이트 라인 및 데이터 라인과 오버랩되지 않도록 제1콘택을 통해 신호 전극과 접촉되는 스토리지 캐패시터의 하부전극을 형성하는 공정과; 상기 에치스톱퍼의 상면이 노출되도록 상기 오믹층 및 제1절연막상에 걸쳐 소오스/드레인 전극을 형성함과 동시에 상기 데이터 라인을 형성하는 공정과; 기판 전면에 걸쳐 제2절연막을 형성하는 공정과; 상기 소오스/드레인전극중 어느 하나의 상부의 제2절연막을 식각하여 제2콘택을 형성하는 공정과; 상기 제2콘택을 통해 소오스/드레인 전극과 접촉되고 상기 데이터 라인 및 게이트 라인과 오버랩되는 화소전극을 제2절연막상에 형성하는 공정을 포함하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 27. (정정) 제26항에 있어서, 상기 제1절연막을 고유전상수를 갖는 유전체막으로서, 박막 트랜지스터의 게이트 절연막 및 스토리지 캐패시터의 유전체막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 28. (정정) 제26항에 있어서, 상기 제2절연막은 유전상수가 2.5내지 3.6인 저유전상수를 갖는 물질로서, 스토리지 캐패시터의 하부전극과 화소전극사이의 유전체막으로 작용하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 29. (정정) 제26항에 있어서, 상기 제2절연막은 감광성 보호막을 스펀코팅하여 1-3 μ m의 두께로 형성하는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 30. (정정) 제26항에 있어서, 상기 절연기판은 그의 상면에 절연막이 형성된 유리기판인 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

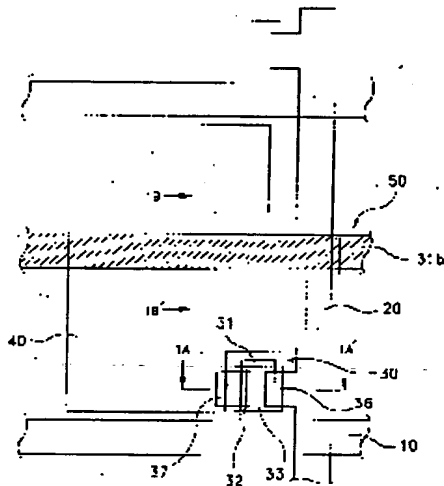
청구항 31. (정정) 제26항에 있어서, 상기 스토리지 캐패시터의 하부전극과 화소전극은 동일물질로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

청구항 32. (정정) 제31항에 있어서, 상기 하부전극과 화소전극은 IT0막으로 이루어지는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

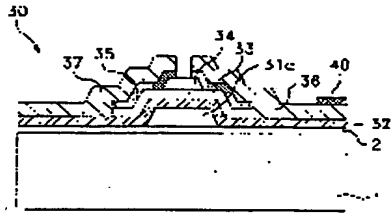
청구항 33. (정정) 제26항에 있어서, 상기 스토리지 캐패시터의 하부전극은 상기 화소전극의 크기의 50-60% 정도의 크기를 갖는 것을 특징으로 하는 초고개구를 액정표시소자의 제조방법.

도면

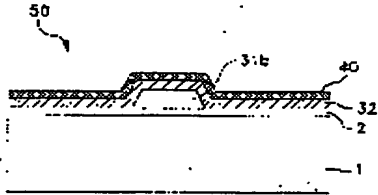
도면1



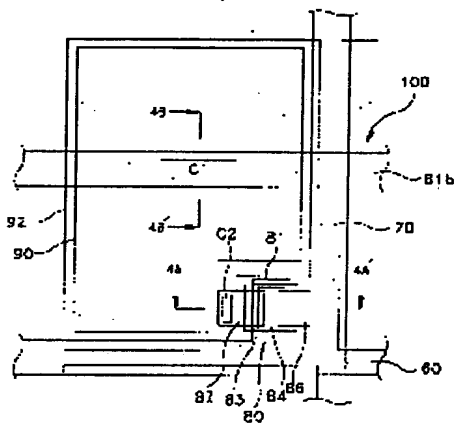
도면2



도면3



도면4



도면5

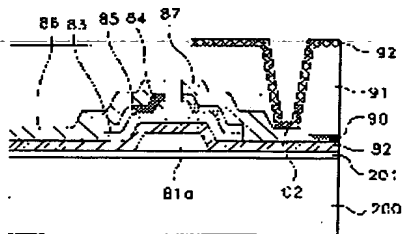


FIG 8

